

科 目 名	ディジタル回路Ⅱ Digital Circuits II			担当教員	國井洋臣			
学 年	3 年	学 期	通 年	履修条件	必修	単位数	2	
分 野	専門	授業形式	講義	科目番号	10I03_30190	単位区別	履修	
学習目標	第2学年で履修したディジタル回路Ⅰをベースにして、組合わせ回路の応用、順序回路の基礎及びCPU内部の回路構成を学ぶ。更に周辺装置との入出力インタフェース回路についても幅広く講義する。基礎的ながら体系的に機械語の実行過程をコンピュータの内部の動作と関連付けて理解できることを目標としている。							
進め方	各学習項目ごとに、それぞれの学習内容について講義する。また、学習項目に応じて課題を与え、レポートを提出させる。(前期は、本授業と並行して、2学年で学んだディジタル回路の基礎の復習を十分行うこと。また、後期は、3学年工学実験(マイクロコンピュータ実験、ASSIST)のテキストを読み、まだ実験をやっていない人も自由演習まで予習しておくこと。)各学習項目ごとに、それぞれの学習内容について講義する。また、学習項目に応じて課題を与え、レポートを提出させる。							
学習内容	学習項目(時間数)			学習到達目標				
	1. 組合わせ回路(2) 2. フリップフロップ、シフトレジスタ(2) 3. 非同期、同期カウンタ(2) 4. ハーフアダー、フルアダー(2) 5. 桁上げ先見加算回路、直列加算回路(2) 6. 算術演算回路、論理演算回路(2) 7. 算術・論理演算回路、状態レジスタ(2) ----- [前期中間試験](2)			組合わせ論理回路の考え方や具体的な回路例が理解できる。 D2:1-2, E2:1 代表的な順序回路であるシフトレジスタやカウンタの動作を理解できる。 D2:1-2, E2:1 算術、論理演算回路の動作が理解できる。 D2:1-2, E2:1				
	8. 試験の解答、乗算回路(2) 9. 乗除算回路(2) 10. コンピュータシステムの構成、メモリの構成(2) 11. CPUの構成、命令、動作タイミング(2) 12. 簡単なCPUの構成と動作(2) 13. 簡単なCPUの命令とマイクロ操作(2) 14. 簡単なCPUの制御信号生成回路(2)			乗算および除算回路の動作が理解できる。 D2:1-3, E2:1 CPU内部の回路構成を理解し、機械語との関連付けができる。 D2:3 機械語命令と制御信号生成回路の関連付けができる。 D2:1-3				
	前期末試験							
	15. 試験の解答、SIMCOMの構成(2) 16. 8ビットCPU SIMCOMの構成と動作(2) 17. 命令(ニモニック、機械語)詳述Ⅰ(2) 18. 命令(ニモニック、機械語)詳述Ⅱ(2) 19. 制御信号の動作詳述(2) 20. マイクロプログラミング制御(2) 21. サブルーチン呼び出し・復帰命令(2) 22. アセンブリによる初歩的なプログラミング(2) ----- [後期中間試験](2)			SIMCOMの機械語命令と制御信号生成回路の関連付けができる。 D2:1-3 スタックとスタックポインタの動作を命令と関連付けができる。 D2:1-3				
	23. 試験の解答、入出力命令(2) 24. 入出力命令のマイクロ操作(2) 25. 入出力バスのタイミング(2) 26. 入出力インタフェース回路、割り込み(2) 27. 割り込み処理ルーチン(2) 28. ダイレクトメモリアクセス(DMA)(2) 29. ダイレクトメモリアクセス(DMA)(2) ----- 後期末試験			CPUとの入出力のためのインタフェース回路を理解できる。 D2:1-3 割り込みおよびDMAの動作および回路を理解できる。 D2:1-3				
	30. 試験問題の解答(2)							
	評価方法	定期試験90%、レポート、小テスト、ノートを10%の比率で総合評価する。 ただし、定期試験の成績で十分評価できる者については定期試験を100%とすることがある。						
	履修要件	特になし。						
	関連科目	ディジタル回路Ⅰ(2年)、計算機システム(4年)						
	教 材	教科書：鈴木久喜著「基礎電子計算機」 コロナ社 必要に応じてプリントを配布する。						
	備 考	特になし。						