

科目名	計算機アーキテクチャ Computer Architecture			担当教員	鱈目正志		
学 年	3 年	学 期	通年	履修条件	必修	単位数	2
分 野	専門	授業形式	講義	科目番号	16237011	単位区別	履修
学習目標	現在の計算機アーキテクチャの高性能化技術について、その原理から実際まで理解することを目指す。まず、計算機の性能、命令セット、計算機の基本的な構成方式および制御方式などの基本技術を学び、さらに命令パイプライン処理、階層記憶(キャッシュ・メモリ、仮想記憶)などの高度な技術を学ぶ。						
進め方	計算機システム工学の分野の中で、計算機アーキテクチャに対する具体的な理解を深め、演算装置、記憶装置、および制御装置の機能と構成の把握を目的とした講義を行う。教科書の補足としてプリント資料を配るので、授業内容と対応させてノートを作成する。						
学習内容	学習項目（時間数）			学習到達目標			
	1. 計算機システムの歴史(2) 2. 計算機システムの階層構造(2) 3. 計算機ハードウェアの動作原理(4) (1) ノイマン・モデル (2) 演算、記憶、制御装置の役割 4. 機械命令形式とアドレス方式(4) (1) 機械命令形式 (2) アドレス方式 5. 計算機の数の表現と正規化(2) ----- [前期中間試験](1)			計算機システムの歴史を理解する D4:1 計算機システムの全体構成を概念レベルから素子レベルまで階層的に理解する D2:1 機械命令形式を理解し、アドレス方式の違いが解る D2:1-3			
	6. 試験問題の解答(1) 7. 演算装置の構成(14) (1) 負の数の表現 (2) 乗算のアルゴリズム (3) 除算のアルゴリズム			演算装置における加減乗除算のアルゴリズムを理解し、実際の演算ができる D2:1,2			
	前期末試験						
	8. 試験問題の解答(1) 9. 記憶装置の構成(7) (1) 記憶装置の階層構造 (2) レジスタとキャッシュ・メモリ 10. 仮想記憶の原理(7) (1) アドレス変換方式とプログラム分割 (2) 動的再配置の実現方法 ----- [後期中間試験](1)			記憶装置の階層方式を理解し、原理と仕組みが解る D2:1-3 仮想記憶の原理と仕組みを理解する D2:1-3			
	11. 試験問題の解答(1) 12. 制御装置の構成(10) (1) 命令パイプライン方式 (2) マイクロプログラム制御方式 (3) 割り込み 13. プロセスの実行と管理(2) 14. 入出力装置とチャネル(2) ----- 後期末試験			制御装置の構成と命令パイプライン方式の原理を理解する D2:1-3 マイクロプログラム制御方式について理解する D2:1-3			
	15. 試験問題の解答(1)						
	評価方法	定期試験を 90%、レポート、ノートを 10%の比率で評価する。					
履修要件	特になし						
関連科目	情報処理 I (2 年)						
教 材	教科書：堀桂太郎 著「図解コンピュータアーキテクチャ入門第 2 版」森北出版 その他：必要に応じてプリント資料を配布する。						
備 考	オフィスアワー：毎月曜日 放課後 ～ 17:00						