科目名	情報工学概論 Introduction to Information Technology			担当教員	月本 功		
学 年	1 年	学 期	前期	履修条件	選択	単位数	2
分 野	専門	授業形式	講義	科目番号	17273001	単位区別	学修
学習目標	VHDL を用いた論理回路のトップダウン設計手法を習得する。 (1) 論理回路設計に必要な VHDL の文法を学習する。 (2) 論理回路を VHDL で記述できる。 (3) 論理回路を設計しテストベンチを作成してシミュレーションを行い、動作の確認ができる。						
進め方	教科書および自作資料に基づいて講義をした後、実習を行う。実習では、VHDL で論理回路およびテストベンチを記述した後、ModelSim を用いたシミュレーションにより動作検証を行い、レポートとして提出する。						
学習内容	学習項目 (時間数)			学習到達目標			
	1. HDL による設計の概要(2) 2. VHDL の基本記述(4) (1)基本構文 (2)テストベンチ 3. 構造記述と動作記述(2) (1)構造記述 (2)動作記述 4. 組合せ回路(6) (1)エンコーダ (2)デコーダ 5. 順序回路(10) (1)フリップフロップ (2)非同期リセットと同期セット (3)カウンタ回路 6. 状態遷移回路(6) (1)自動販売機制御回路 (2)応用回路			HDL 設計の特徴を知っている。 <u>D2:1</u> VHDL の文法と記述について説明できる。 <u>D2:3</u> 組合せ回路の動作を説明できる。 <u>D2:3</u> 順序回路の動作の説明ができる。 <u>D2:3</u> VHDL で論理回路を記述して、論理回路を設計できる。 <u>E2:3</u> シミュレーションで動作を確認できる。 <u>E4:2</u> 簡単な状態遷移回路を設計して動作を確認できる。 <u>E2:3, E4:2</u>			
	7. 答案返却・解答(1)						
評価方法	試験の成績 40%、実習結果をまとめたレポート 60%の比率で総合評価する。 試験では専門技術に関する知識を評価し、レポートでは回路設計し動作検証できる能力を評価する。						
履修要件	特になし。						
関連科目	計算機アーキテクチャ (3年) → 情報工学概論 (1年)						
教 材	教科書：仲野 巧著 「VHDL によるマイクロプロセッサ設計入門」 CQ 出版株式会社 参考書：兼田 護著 「VHDL によるデジタル電子回路設計」 森北出版株式会社 参考書：木村誠聡著 「ハードウェア記述言語によるデジタル回路設計の基礎」 理数工学社						
備 考	学修単位なので予習復習を欠かさないこと。課題レポートは適切な図表に加え、本文中で説明を加えること。 オフィスアワー：毎火曜日放課後～17:00						